

PATENT OFFICE
JAPANESE GOVERNMENT

JC986 U.S. PTO
09/764009
01/17/01

This is to certify that the annexed is a true copy
of the following application as filed with this office.

Date of Application: March 13, 2000

Application Number: Japanese Patent Application
No. 2000-069012

Applicant(s) **FUJITSU LIMITED**
FUJITSU PERIPHERALS LIMITED

October 20, 2000

Commissioner,
Patent Office

Kouzo Oikawa (Seal)

Certificate No.2000-3086292

P.A. 4-19¹⁴⁵

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re U.S. Patent Application)
Applicant: Taguchi et al.)
Serial No.)
Filed: January 17, 2001)
For: DATA REPRODUCTION)
METHOD AND APPARATUS)
Art Unit:)

I hereby certify that this paper is being deposited with the United States Postal Service as EXPRESS mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on January 17, 2001.

Express Label No.: EL 745264925US

Signature:

AT1

CLAIM FOR PRIORITY

Assistant Commissioner for Patents
Washington, DC 20231

Sir:

Applicants claim foreign priority benefits under 35 U.S.C. § 119 on the basis of the foreign application identified below:

Japanese Patent Application No. 2000-069012, filed March 13, 2000.

A certified copy of the priority document is enclosed.

Respectfully submitted,

GREER, BURNS & CRAIN, LTD.

By: 
Patrick G. Burns
Reg. No. 29,367

January 17, 2001
300 South Wacker Drive
Suite 2500
Chicago, IL 60606
(312) 360-0080
Customer Number: 24978

(312)360 0080
09111.65134



日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application: 2000年 3月13日

出願番号

Application Number: 特願2000-069012

出願人

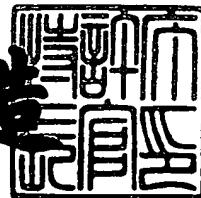
Applicant(s): 富士通株式会社
富士通周辺機株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年10月20日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3086292

【書類名】 特許願
【整理番号】 9995297
【提出日】 平成12年 3月13日
【あて先】 特許庁長官 近藤 隆彦 殿
【国際特許分類】 G11B 7/00
【発明の名称】 データ再生方法及び装置
【請求項の数】 10
【発明者】
【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通
株式会社内
【氏名】 田口 雅一
【発明者】
【住所又は居所】 兵庫県加東郡社町佐保35番 富士通周辺機株式会社内
【氏名】 藤原 徹
【特許出願人】
【識別番号】 000005223
【氏名又は名称】 富士通株式会社
【特許出願人】
【識別番号】 592019877
【氏名又は名称】 富士通周辺機株式会社
【代理人】
【識別番号】 100070150
【住所又は居所】 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデン
プレイスタワー32階
【弁理士】
【氏名又は名称】 伊東 忠彦
【電話番号】 03-5424-2511
【手数料の表示】
【予納台帳番号】 002989

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704678

【包括委任状番号】 9708941

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ再生方法及び装置

【特許請求の範囲】

【請求項1】 記録されたデータを再生するデータ再生装置において、
第1の拘束長のパーシャルレスポンスに対応する複数系統のビタビ検出手段と

前記複数系統のビタビ検出手段の間の接続又は切断を行ない、前記第1の拘束長と異なる第2の拘束長のパーシャルレスポンスに対応するビタビ検出手段を構成する接続手段と

を有するデータ再生装置。

【請求項2】 請求項1記載のデータ再生装置において、
前記第2の拘束長は第1の拘束長より長いことを特徴とするデータ再生装置。

【請求項3】 請求項1記載のデータ再生装置において、
前記第1の拘束長のパーシャルレスポンスに対する第1期待値を格納する第1レジスタと、

前記第2の拘束長のパーシャルレスポンスに対する第2期待値と格納する第2レジスタと
を有するデータ再生装置。

【請求項4】 請求項3記載のデータ再生装置において、
前記接続手段を切り替えるタイミングで前記第1期待値及び第2期待値を切り替えて利用することを特徴とするデータ再生装置。

【請求項5】 請求項1記載のデータ再生装置において、
前記接続手段は、前記複数系統のビタビ検出手段を構成する複数のブランチメトリック計算ユニットと、複数のACSユニットと、複数のバスメトリックメモリと、複数のバスメモリとを接続又は切断することによりビタビ検出手段を構成することを特徴とするデータ再生装置。

【請求項6】 請求項5記載のデータ再生装置において、
前記接続手段は、前記複数のバスメモリ内部の接続を変更することを特徴とするデータ再生装置。

【請求項7】 請求項5記載のデータ再生装置において、
前記接続手段は、前記複数系統のビタビ検出手段に供給されるサンプリング値
を変更することを特徴とするデータ再生装置。

【請求項8】 請求項1記載のデータ再生装置において、
前記接続手段は、マイクロプロセッサユニットに従って制御されることを特徴
とするデータ再生装置。

【請求項9】 記録されたデータを再生するデータ再生方法において、
前記記録されたデータに従って変化する信号を再生し、
その再生した信号の拘束長に従った期待値を選択して複数系列のビタビ検出器
に供給し、
前記複数系統のビタビ検出器の間の接続又は切断を行い、前記再生した信号の
拘束長に対応するビタビ検出器を構成することを特徴とするデータ再生方法。

【請求項10】 請求項9記載のデータ再生方法において、
前記複数系統のビタビ検出器を構成する複数のブランチメトリック計算ユニッ
トと、複数のACSユニットと、複数のバスメトリックメモリと、複数のバスメ
モリとを接続又は切断し、複数系統のビタビ検出器を構成することを特徴とする
データ再生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、データ再生方法及び装置に係り、特に、高密度に記録されたデータ
を再生するデータ再生方法及び装置に関する。

【0002】

【従来の技術】

近年、光磁気ディスク装置に用いられる光磁気ディスクは、大容量、低価格、
高信頼性等により、画像・イメージ情報の記録再生やコンピュータ用の各種コー
ドデータの記録再生等、様々な分野での利用が図られている。

【0003】

特に光磁気ディスク装置は更なる大容量化が望まれており、データを高密度に

記録し、その高密度に記録されたデータを高精度に再生するデータの記録・再生方法が必要となる。光磁気ディスク上にデータを高密度に記録する方法としては、磁界変調記録法等が知られている。一方、光磁気ディスク上に記録されたデータを高密度に再生する方法としては、MSR (M a g n e t i c a l l - I n d u c e d S u p e r R e s o l u t i o n) 媒体を利用する磁気的超解像法等が知られている。

【0004】

図1は、光磁気ディスクの一例のフォーマット図を示す。図1の光磁気ディスクのフォーマットは、図1 (a) に示すように、ID部及びMO (M a g n e t i c O p t i c a l D i s k) 部を含むように構成される。ID部は図1 (b) に示すように、データがプリピットで記録されている。記録されたデータの再生は、そのプリピットにビームスポットを照射し、そのプリピットからの反射光量を検出することにより行われる。

【0005】

また、MO部は図1 (c) に示すように、データがMO記録ピットで記録されている。記録されたデータの再生は、そのMO記録ピットにビームスポットを照射し、そのMO記録ピットからの反射光の偏光方向を検出することにより行われる。

【0006】

ID部又はMO部から得られた再生信号は、光スポットの大きさに従って複数のプリピット又はMO記録ピットの再生信号を混合されたものとなる。このような再生信号は、いわゆるパーシャルレスポンス (P R) 波形に変調して記録された光ディスクからの再生信号と同様に元のデータを復調される。P R波形に変調して記録された光磁気ディスクからの再生信号は、所定周期でサンプリングした後に、ビタビ検出器 (最尤データ検出器) にて最も確からしいデータが検出されている。

【0007】

図2は、データ再生システムの一例のブロック図を示す。図2において、アナログディジタル変換器110は、アンプ、ローパスフィルタ (図示せず) でアナ

ログ処理が成された再生信号が供給され、その再生信号をアナログ信号からデジタル信号に変換する。アナログデジタル変換器110は、クロック生成回路130からのクロック信号に同期して動作する。

【0008】

即ち、前記再生信号がアナログデジタル変換器110にてサンプリングされ、そのサンプリング値がクロック信号に同期してアナログデジタル変換器110から出力される。アナログデジタル変換器110からクロック信号に同期して順次出力される再生信号のサンプリング値は、デジタルイコライザ(EQ)120での波形等化処理を経た後にビタビ検出器100に供給される。ビタビ検出器100は、順次供給されるサンプリング値からビタビ復号アルゴリズムに従って記録データを検出して出力する。なお、図示していないが、前記デジタルイコライザ120及びビタビ検出器100もクロック生成回路130からのクロック信号に同期して動作している。

【0009】

ビタビ検出器100は、ブランチメトリック計算ユニット(BM)101、ACSユニット102、パスメトリックメモリ(PMM)103、及びパスメモリ(PM)104を有している。このような構成のビタビ検出器100を用いて最も確からしいデータを検出することにより、高密度に記録されたデータを再生していた。従来、ビタビ検出器100を含むデータ再生システムは、1つの決まったPRに対して1つの系でデータ再生を行っていた。

【0010】

【発明が解決しようとする課題】

図1(b)に示すように、ID部に記録されたデータを再生する場合、プリピットの大きさが小さくなると再生信号は振幅が小さくなり、再生信号の分解能が劣化する。一方、図1(c)に示すように、MO部に記録されたデータを再生する場合、MO記録ピットの大きさが小さくなったとしてもMSR効果によりIDピットほど再生信号の分解能が劣化しない。

【0011】

その結果、ID部からのPRとMO部からのPRとが異なることになる。例え

ばID部がPR(1, 3, 3, 1), MO部がPR(1, 1)である場合のMTF(Modulation Transfer Function)の特性図を図3に示しておく。

【0012】

従来のPRML(パーシャルレスポンス・最尤検出)では、ID部のPR(1, 3, 3, 1)とMO部のPR(1, 1)とを1つのPRML系でデータ検出する為に、拘束長の長いPR(1, 3, 3, 1)に合わせて回路設計を行なう必要があった。このように拘束長が長いと、その拘束長の長さに応じて回路規模が大きくなるという問題があった。

【0013】

また、MO部において光変調エッジ記録を用いていると、記録時の環境温度や熱蓄積の違い等によりMO記録ピットのエッジが長く記録されたり短く記録されたりする、いわゆるエッジシフトが発生する。エッジシフトに対しては、前後のエッジを独立して検出する図4(a)に示すようなデュアルモードのPRMLが提案されている。図4(a)は、前後のエッジに対応して2つのPRML系でデータ再生を行っている。

【0014】

しかし、ID部はプリピット製作時に正確に補正して作製される為、MO部のようにエッジシフトが発生する事がない。従って、ID部は、図4(b)に示すようなシングルモードのPRMLでデータ再生を行なうことができ、図4(a)に示すようなデュアルモードのPRMLでデータ再生を行なう必要はない。

【0015】

つまり、図1に示すような光磁気ディスクを再生する為には、ID部からのPRの拘束長に応じた回路を、MO部からの2つのPRに応じて2系統用意しなければならない。従って、非常に回路規模が大きくなるという問題があった。

【0016】

本発明は、上記の点に鑑みなされたもので、少ない回路規模で長い拘束長のパーシャルレスポンスと複数系統の短い拘束長のパーシャルレスポンスとに対応することが可能なデータ再生方法及び装置を提供することを目的とする。

【0017】

【課題を解決するための手段】

そこで、上記課題を解決するため、本発明は、請求項1に記載されるように、記録されたデータを再生するデータ再生装置において、第1の拘束長のパーシャルレスポンスに対応する複数系統のビタビ検出手段と、前記複数系統のビタビ検出手段の間の接続又は切断を行ない、前記第1の拘束長と異なる第2の拘束長のパーシャルレスポンスに対応するビタビ検出手段を構成する接続手段とを有することを特徴とする。

【0018】

このようなデータ再生装置は、第1の拘束長のパーシャルレスポンスに対応する複数系統のビタビ検出手段間の接続を制御することにより、第1の拘束長と異なる第2の拘束長のパーシャルレスポンスに対応するビタビ検出手段を構成することができる。

【0019】

従って、第1の拘束長のパーシャルレスポンスに対応する複数系統のビタビ検出手段を第1の拘束長と異なる拘束長のパーシャルレスポンスに対応させることができ、回路規模を小さくできる。

【0020】

更にビタビ検出手段の回路規模を小さくするという観点から、本発明は、請求項2に記載されているように、前記データ再生装置において、前記第2の拘束長は第1の拘束長より長いことを特徴とする。

【0021】

このようなデータ再生装置では、長い拘束長のパーシャルレスポンスと複数系統の短い拘束長のパーシャルレスポンスとに対応することが可能となる。従って、複数系統のビタビ検出手段は短い拘束長のパーシャルレスポンスに対応させればよく、回路規模を小さくできる。

【0022】

拘束長毎にパーシャルレスポンスに対する期待値を用意しておくという観点から、本発明は、請求項3に記載されているように、前記データ再生装置において

、前記第1の拘束長のパーシャルレスポンスに対する第1期待値を格納する第1レジスタと、前記第2の拘束長のパーシャルレスポンスに対する第2期待値と格納する第2レジスタとを有することを特徴とする。

【0023】

このようなデータ再生装置では、拘束長に対応する期待値を第1又は第2レジスタから選択して読み出すことができる。

【0024】

接続手段を切り替えることにより複数系統のビタビ検出手段と1系統のビタビ検出手段とを切り替えるという観点から、本発明は、請求項4に記載されているように、前記データ再生装置において、

前記接続手段を切り替えるタイミングで前記第1期待値及び第2期待値を切り替えて利用することを特徴とする。

【0025】

このようなデータ再生装置では、接続手段を切り替えるタイミング、言い換えれば複数系統のビタビ検出手段と1系統のビタビ検出手段とを切り替えるタイミングで第1期待値及び第2期待値を切り替えて利用することが可能となる。

【0026】

複数系統のビタビ検出手段を構成するブロック同士の接続を制御するという観点から、本発明は、請求項5に記載されているように、前記データ再生装置において、前記接続手段は、前記複数系統のビタビ検出手段を構成する複数のブランチメトリック計算ユニットと、複数のACSユニットと、複数のバスメトリックメモリと、複数のバスメモリとを接続又は切断することによりビタビ検出手段を構成することを特徴とする。

【0027】

このようなデータ再生装置では、複数系統のビタビ検出手段を構成する複数のブランチメトリック計算ユニットと、複数のACSユニットと、複数のバスメトリックメモリと、複数のバスメモリとを接続又は切断することが可能となり、これら複数系統のビタビ検出手段を利用してビタビ検出手段を構成することができる。

【0028】

ビタビ検出手段を構成するブロック内も必要に応じて接続又は切断を行なうという観点から、本発明は、請求項6に記載されているように、前記データ再生装置において、前記接続手段は、前記複数のバスメモリ内部の接続を変更することを特徴とする。

【0029】

このようなデータ再生装置ではビタビ検出手段を構成するバスメモリ内部の接続を変更することが可能である。

【0030】

複数系統のビタビ検出手段と1系統のビタビ検出手段とでは必要なサンプリング値が異なるという観点から、本発明は、請求項7に記載されているように、前記データ再生装置において、前記接続手段は、前記複数系統のビタビ検出手段に供給されるサンプリング値を変更することを特徴とする。

【0031】

このようなデータ再生装置では、複数系統のビタビ検出手段と1系統のビタビ検出手段とで異なるサンプリング値を供給することが可能である。

【0032】

接続手段を容易且つ高速に制御するという観点から、本発明は、請求項8に記載されているように、前記データ再生装置において、前記接続手段は、マイクロプロセッサユニットに従って制御されることを特徴とする。

【0033】

このようなデータ再生装置では、接続手段をマイクロプロセッサユニットにより制御できるので、容易且つ高速な制御が可能となる。また、外部から接続手段を制御することも可能となる。

【0034】

また、本発明は、請求項9に記載されるように、記録されたデータを再生するデータ再生方法において、前記記録されたデータに従って変化する信号を再生し、その再生した信号の拘束長に従った期待値を選択して複数系列のビタビ検出器に供給し、前記複数系統のビタビ検出器の間の接続又は切断を行い、前記再生し

た信号の拘束長に対応するビタビ検出器を構成することを特徴とする。

【0035】

このようなデータ再生方法は、所定の拘束長のパーシャルレスポンスに対応する複数系統のビタビ検出器の間の接続を制御することにより、異なる拘束長のパーシャルレスポンスに対応するビタビ検出器を構成することができる。従って、所定の拘束長のパーシャルレスポンスに対応する複数系統のビタビ検出器を、再生した信号の拘束長のパーシャルレスポンスに対応させることができるとなる。

【0036】

複数系統のビタビ検出器を構成するブロック同士の接続を制御するという観点から、本発明は、請求項10に記載されているように、前記データ再生方法において、前記複数系統のビタビ検出器を構成する複数のブランチメトリック計算ユニットと、複数のACSユニットと、複数のバスメトリックメモリと、複数のバスメモリとを接続又は切断し、複数系統のビタビ検出器を構成することを特徴とする。

【0037】

このようなデータ再生方法では、複数系統のビタビ検出器を構成する複数のブランチメトリック計算ユニットと、複数のACSユニットと、複数のバスメトリックメモリと、複数のバスメモリとを接続又は切断することが可能となり、これら複数系統のビタビ検出器を利用してビタビ検出器を構成することができる。

【0038】

【発明の実施の形態】

次に、本発明の実施の形態について図面に基づいて説明する。なお、本実施例では光磁気ディスク装置について説明するがこれに限るものではない。図5は、本発明の実施の一形態に係る光磁気ディスク装置1の光学系の構成例を示す。図5において、LD (L a s e r D i o d e) 駆動回路12は、データ再生時にパルス状の駆動信号が供給される。

【0039】

この駆動信号が供給されると、LD駆動回路12は接続されているLD16を発光させる。LD16が発光したレーザ光は、ビームスプリッタ(BS)20を

透過し、レンズ30を介して光磁気ディスク32に照射される。レンズ30は、供給されるレーザ光を光磁気ディスク32の面上で焦点を結ぶように集光し、光スポットを生成する。光ディスク装置1は、光磁気ディスク32の面上に磁界を発生させる磁気ヘッドを含むように構成される。

【0040】

光磁気ディスク32に光スポットが照射されると、光磁気ディスク32からの反射光はレンズ30を介し、ビームスプリッタ20に反射され、ビームスプリッタ22に入射する。このビームスプリッタ22に入射された反射光は、偏光成分に従って分離され、フォトダイオード(PD)24、又は26に供給される。フォトダイオード24、26は、供給された光信号を電気信号に変換し、その電気信号をアンプ28に出力する。そして、アンプ28はフォトダイオード24、26から供給された電気信号を増幅し、再生信号として出力する。

【0041】

図6は、本発明の実施の一形態に係る光磁気ディスク装置1のデータ再生システムの構成例を示す。図6において、アナログディジタル変換器110は、図5のアンプ28から供給される再生信号をアナログ信号からデジタル信号に変換する。なお、図5のアンプ28とアナログディジタル変換器110との間には、必要に応じて波形成形の為のフィルタが設けられることがある。

【0042】

アナログディジタル変換器110は、クロック生成回路130からのクロック信号に同期して動作する。即ち、前記再生信号がアナログディジタル変換器110にてサンプリングされ、そのサンプリング値がクロック信号に同期してアナログディジタル変換器110から出力される。

【0043】

アナログディジタル変換器110からクロック信号に同期して順次出力される再生信号のサンプリング値は、ディジタルイコライザ(EQ)120での波形等化処理を経た後にビタビ検出器150に供給される。ビタビ検出器150は、順次供給されるサンプリング値からビタビ復号アルゴリズムに従って記録データを検出して出力する。

【0044】

図6のビタビ検出器150は、1系統の長い拘束長のパーシャルレスポンスと2系統の短い拘束長のパーシャルレスポンスとに対応するような構成となっている。そこで、本発明についての理解を助ける為に、図7を参照してビタビ検出器150の構成の概要について簡単に説明する。図7は、本発明の2つのモードについて説明する一例の構成図を示す。

【0045】

図7 (a) は、デュアルモードのPRMLの構成であり、MO部の拘束長に対応する2系統のビタビ検出器50, 52で構成される。なお、図7中、ビタビ検出器（最尤データ検出器）は、MLと表記されている。このように、2系統のビタビ検出器50, 52で構成されることにより、エッジシフトに対応することができる。

【0046】

一方、図7 (b) は、シングルモードのPRMLの構成である。ビタビ検出器50, 52はMO部の拘束長に対応している為、ビタビ検出器50, 52の両方を用いてMO部の拘束長より長いID部の拘束長に対応させている。具体的には、ビタビ検出器50, 52を接続回路54を用いて接続することにより、ID部の拘束長に対応させることが可能である。

【0047】

図8は、本発明のビタビ検出器の一実施例の構成図を示す。図8のビタビ検出器は、2系統のビタビ検出器の各ブロックを接続回路54を用いて接続又は切断することにより、MO部の拘束長に対応している2系統のビタビ検出器を用いてID部の拘束長に対応させることを可能としている。なお、接続回路54の制御は、MPU (Microprocessor Unit) 64により後述するように行われる。

【0048】

接続回路54は、2系統のビタビ検出器を構成するBM56, 60と、ACSユニット57, 61と、PMM58, 62と、PM59, 63との間に設けられており、信号の出力先を制御することが可能となっている。また、接続回路54

はEQ120から供給されるサンプリング値EQLt, EQTtの出力先を制御することが可能である。例えば、本発明のビタビ検出器はBM56から出力するプランチメトリック値を接続回路54を介してACSユニット61に供給することも可能である。

【0049】

以下、本発明の光磁気ディスク装置の構成及び処理について詳細に説明していく。なお、本実施例では(1, 7)RLCCの特徴であるD制約を考慮して、ID部がPR(1, 3, 3, 1), MO部がPR(1, 1, 0)である場合のデータの組み合わせ及び状態遷移について説明する。

【0050】

図9は、データの組み合わせ及び状態遷移を説明する一例の図を示す。図9中、左欄に記載されている図9(A)がデュアルモードの場合であり、右欄に記載されている図9(B)がシングルモードの場合である。また、状態SL2から状態SL1の遷移等は(1, 7)RLLCのD制約により存在しないので二重線で消されている。PL0~PL7, PT0~PT7は、各データの組み合わせにおける期待値である。なお、デュアルモードの場合、状態及び期待値の添字「L」が前エッジ(Leading Edge)に相当することを表わし、添字「T」が後エッジ(Tailing Edge)に相当することを表わしている。

【0051】

例えば拘束長3のPR(k1, k2, k3)の場合、期待値Phは以下の式(1)により算出することができる。また、拘束長4のPR(k1, k2, k3, k4)の場合、期待値は以下の式(2)により算出することができる。なお、時刻tのデータをDtと表わしている。

【0052】

$$Ph = k1 \times Dt + k2 \times Dt-1 + k3 \times Dt-2 \dots \dots (1)$$

$$Ph = k1 \times Dt + k2 \times Dt-1 + k3 \times Dt-2 + k4 \times Dt-3 \dots \dots$$

(2)

従って、図9(A)のデュアルモードにおいて状態SL3から状態SL1に遷移する場合、式(1)を利用することにより期待値PL3 = 1を算出することができる。

きる。また、図9 (B) のシングルモードにおいて状態 $S_L 3$ から状態 $S_T 1$ に遷移する場合、式(2)を利用することにより期待値 $P_{L3} = 6$ を算出することができる。

【0053】

図10は、図9の関係を表わす一例の状態遷移図を示す。図10 (A) はデュアルモードの場合の状態遷移図であり、前後のエッジの状態遷移が独立していることが分かる。一方、図10 (B) はシングルモードの場合の状態遷移図であり、1つの状態遷移となっていることが分かる。なお、図10 (A) の a_t / y_t は、 D_{t-2} / P_h を示している。また、図10 (B) の a_t / y_t は、 D_{t-3} / P_h を示している。

【0054】

従って、図8のビタビ検出器の接続回路54を適宜切り替えることにより、図10 (A) 及び図10 (B) の状態遷移に対応することができれば、少ない回路規模で1系統の長い拘束長のPRと2系統の短い拘束長のPRとに対応することが可能なビタビ検出器が実現できる。

【0055】

図11は、BM56, 60の一例の構成図を示す。図11 (A) はデュアルモードの場合であり、2つのADCからEQを介してサンプリング値 EQL_t , EQT_t がBM56, 60に供給されている。また、BM56, 60は図10 (A) に示す状態遷移の期待値 P_{Ln} , PT_n ($n = 0, 1, 3, 4, 6, 7$) が夫々供給されている。BM56は、供給されたサンプリング値 EQL_t と期待値 P_{Ln} との差の絶対値をブランチメトリック値(以下、BM値という。) BML_n として算出する。また、BM60は、供給されたサンプリング値 EQT_t と期待値 PT_n との差の絶対値をBM値 BMT_n として算出する。なお、BM値はサンプリング値と各状態遷移の期待値である理想サンプル値との差を相対的に比較するものであり、差の二乗でも同様な結果となる。

【0056】

一方、図11 (B) はシングルモードの場合であり、1つのADCからEQを介してサンプリング値 EQL_t がBM56, 60に供給されている。また、BM

56, 60は図10 (B) に示す状態遷移の期待値 P_{Ln} , P_{Tn} が夫々供給されている。BM56は、供給されたサンプリング値 E_{QLt} と期待値 P_{Ln} との差の絶対値をBM値 B_{MLn} として算出する。また、BM60は、供給されたサンプリング値 E_{QLt} と期待値 P_{Tn} との差の絶対値をBM値 B_{MTn} として算出する。このように、デュアルモードとシングルモードとで接続回路54の接続を切り替えることにより、図11に示すようにBM60に供給するサンプリング値 E_{QTt} , E_{QLt} を切り替える。

【0057】

図12は、デュアルモード時のACSユニット57, 61の一例の構成図を示す。ACSユニット57, 61は、各BM値 B_{MLn} , B_{MTn} と一つ前のパスメトリック値（以下、PM値という。） P_{MLm} , P_{MTm} ($m=0, 1, 2, 3$) とを加算し、比較して小さい方を新たなPM値 P_{MLm} , P_{MTm} とする。比較して小さい方を新たなPM値 P_{MLm} , P_{MTm} とするのは、ビタビ復号では最小のPM値を持つパスが最も確からしいとする為である。なお、どちらのPM値 P_{MLm} , P_{MTm} を選択したかの情報 $DL0 \sim DL3$, $DT0 \sim DT3$ をPM59, 63に通知する。以上のACSユニット57, 61の処理は、図13 (A) の計算式に基づいたものである。

【0058】

例えば、ACSユニット57の加算器Add0は状態 S_{L0} から状態 S_{L0} に遷移するパスのPM値を算出するものである。また、ACSユニット57の加算器Add1は S_{L1} から状態 S_{L0} に遷移するパスのPM値を算出するものである。そして、加算器Add0, Add1により算出されるパスのPM値を比較して新しいPM値 P_{ML0} としてPMM58に格納する。このように、加算器Add0, Add1により算出されるパスのPM値を比較して小さい方を選択するのは、状態 S_{L0} に遷移するパスが2つある為である。

【0059】

図14は、シングルモード時のACSユニット57, 61の一例の構成図を示す。ACSユニット57, 61は、各BM値 B_{MLn} , B_{MTn} が供給されている。具体的には、ACSユニット57はBM値 B_{ML0} , B_{ML3} , B_{ML6} ,

BMT0, BMT1, BMT3が供給されている。また、ACSユニット61はBM値BML4, BML6, BML7, BMT1, BMT4, BMT7が供給されている。

【0060】

ACSユニット57, 61は供給される各BM値BMLn, BMTnと一つ前のPM値PMLj ($j = 0, 2, 3, 3$), PMT1 ($l = 0, 0, 1, 3$)とを加算し、比較して小さい方を新たなPM値PMLj, PMT1とする。例えばPM値PML0は、BM値BML0と一つ前のPM値PML0との加算値と、BM値BMT0と一つ前のPM値PMT0との加算値とを比較して小さい方を選択することにより算出される。なお、BM値BML0と一つ前のPM値PML0との加算値及びBM値BMT0と一つ前のPM値PMT0との加算値のどちらを選択したかの情報DL0をバスメモリ59, 63に出力する。以上のACSユニット57, 61の処理は、図13(B)の計算式に基づいたものである。

【0061】

図14の構成のように、各BM値に対してPM値を加算し、その加算値を比較して小さい方を選択することにより、拘束長4のPRに対応するACSユニットが実現できる。なお、図14のシングルモード時のACSユニットと図12のデュアルモード時のACSユニットとを比較すると加算器、比較器、セレクタ等を共有できることが分かる。従って、デュアルモードとシングルモードとで接続回路54の接続を切り替えることにより、拘束長3のデュアルモードの構成と拘束長4のシングルモードの構成とを実現できる。

【0062】

図15は、デュアルモード時のPM59, 63の一例の構成図を示す。PM59, 63は、ACSユニット57, 61からどちらのPM値PMLm, PMTmを選択したの情報DL0～DL3, DT0～DT3を供給される。PM59, 63は複数段のシフトレジスタSRを含むように構成され、各段のシフトレジスタSRが1クロック前に対応するシフトレジスタSRから情報DL0～DL3, DT0～DT3を順次供給される。

【0063】

そして、シフトレジスタSRは、1クロック前に対応するシフトレジスタSRからデータを順次供給していき、十分な段数のシフトレジスタSRを介した後は全てのデータが一致することになる。即ち、全ての出力データが状態 $S_L 0 \sim S_L 3, S_T 0 \sim S_T 3$ の何れかになる。

【0064】

例えば、PM59の初段のシフトレジスタSRに格納された情報 $DL 0 \sim DL 3$ は2段目のシフトレジスタに供給されるときに状態遷移に従って最も確からしいデータが選択される。具体的には、情報 $DL 0$ は状態 $S_L 0$ に遷移するパスが2つある為に、情報 $DL 0$ 及び $DL 1$ のうち最も確からしいデータが選択されて次段のシフトレジスタSRに供給されている。

【0065】

図16は、シングルモード時のPM70の一例の構成図を示す。図16のPM70は、図15のPM59, 63と同様に複数段のシフトレジスタSRを含むように構成され、各段のシフトレジスタSRが1クロック前に対応するシフトレジスタSRから情報 $DL 0, DL 2, DL 3, DT 0, DT 1, DT 3$ を順次供給される。

【0066】

そして、シフトレジスタSRは、1クロック前に対応するシフトレジスタSRからデータを順次供給していき、十分な段数のシフトレジスタSRを介した後は全てのデータが一致することになる。即ち、全ての出力データが状態 $S_L 0 \sim S_L 3, S_T 0 \sim S_T 3$ の何れかになる。

【0067】

ここで、図16のPM70と図15のPM59, 63とを比較するとシフトレジスタSR, セレクタ sel 等を共有できることが分かる。従って、デュアルモードとシングルモードとで接続回路54の接続及びPM59, 63内の接続を切り替えることにより、拘束長3のデュアルモードの構成と拘束長4のシングルモードの構成とを実現できる。

【0068】

図17は、本発明のビタビ検出器の期待値設定について説明する一例の図を示

す。また、図18は期待値設定の一例のタイミング図を示す。図17に示すように、本発明は2系統のビタビ検出器を利用する為、レジスタ160～163に2つのID部用期待値及び2つのMO部用期待値を格納している。

【0069】

レジスタ160, 161がMUX164に接続されており、MUX164はレジスタ160から供給されるID部用期待値とレジスタ161から供給されるMO部用期待値とを供給される。そして、MUX164は、図18(B)のタイミング信号に従ってID部用期待値又はMO部用期待値を選択し、ビタビ検出器150に出力する。

【0070】

また、レジスタ162, 163がMUX165に接続されており、MUX165はレジスタ162から供給されるID部用期待値とレジスタ163から供給されるMO部用期待値とを供給される。そして、MUX165は、図18(B)のタイミング信号に従ってID部用期待値又はMO部用期待値を選択し、ビタビ検出器150に出力する。

【0071】

従って、図18(A)のようなID部及びMO部を含むフォーマットのデータ再生を行なう場合、図18(B)に示すようなタイミング信号をMUX164, 165に供給することによりMUX164, 165から図18(C), 図18(D)のようなID部用期待値又はMO部用期待値をビタビ検出器150に供給することが可能となる。なお、本実施例では拘束長4のPRとしてPR(1, 3, 3, 1)について説明したが、PR(1, 2, 2, 1)など拘束長4であれば本発明を適用することが可能である。

【0072】

上述した例では、光磁気ディスクのID部とMO部とから再生される信号の波形干渉の状態(拘束長)の違いに基づいてビタビ検出器の構成を切換えている。このような再生信号の波形干渉の状態が変化する状況は、上述した場合に限られない。

【0073】

例えば、記録媒体の下位互換が可能なデータ再生装置、即ち異なる種類の記録媒体（例えば、CD-RAMとDVD-RAM）からデータの再生が可能となるデータ再生装置では、各種類の記録媒体の記録密度が異なることに起因して、それぞれの種類の記録媒体から再生信号の波形干渉の状態（拘束長）が異なる。

【0074】

図19（A）に示すように、比較的低い周波数の基準クロック f_{clk1} にて記録がなされた記録媒体（低密度記録の媒体）では、1ビットに対するマーク長が比較的長くなる。また、図19（B）に示すように、比較的高い周波数の基準クロック f_{clk2} にて記録された記録媒体（高密度記録の媒体）では、1ビットに対するマーク長が比較的短くなる。このような1ビットに対するマーク長が異なる記録媒体を同一のビームスポットで走査して得られる再生信号は、その波形干渉の状態が異なる。

【0075】

また、記録する符号が異なる場合には、必要帯域が変化して拘束長も変化する。更に、プリピットのID部をビームスポットで再生し、データ部を磁気ディスクのMR素子などで再生したり、その逆となるようなデータ再生装置が考えられる。このようなデータ再生装置では、異なる伝送系（光学系、磁気一電気系）に対応した再生信号の波形干渉の状態が異なる。

【0076】

これらの例のように、再生信号の波形干渉の状態（拘束長）が種々の条件に応じて異なる場合、前述したように、その再生信号からデータを復号するビタビ検出器の構成をその条件に応じて切換えることにより、精度の高いデータ再生を行なうことができる。具体的には、拘束長の短い再生信号を復号するビタビ検出器を複数組み合わせることにより拘束長の長い再生信号を復号することができるようになる。

【0077】

【発明の効果】

上述の如く、本発明の請求項1乃至10によれば、第1の拘束長のパーシャルレスポンスに対応する複数系統のビタビ検出手段を、第1の拘束長と異なる拘束

長のパーシャルレスポンスに対応させることが可能となる。従って、少ない回路規模で長い拘束長のパーシャルレスポンスと複数系統の短い拘束長のパーシャルレスポンスとに対応するデータ再生装置及びデータ再生方法が実現できる。

【0078】

【図面の簡単な説明】

【図1】

光磁気ディスクの一例のフォーマット図である。

【図2】

データ再生システムの一例のブロック図である。

【図3】

ID部とMO部との一例のMFT特性図である。

【図4】

データ再生システムの2つのモードについて説明する一例の図である。

【図5】

本発明の実施の一形態に係る光磁気ディスク装置の光学系の構成例を示すブロック図である。

【図6】

本発明の実施の一形態に係る光磁気ディスク装置のデータ再生システムの構成例を示すブロック図である。

【図7】

本発明の2つのモードについて説明する一例の構成図である。

【図8】

本発明のピタビ検出器の一実施例の構成図である。

【図9】

データの組み合わせ及び状態遷移を説明する一例の図である。

【図10】

図9の関係を表わす一例の状態遷移図である。

【図11】

BMの一例の構成図である。

【図12】

デュアルモード時のACSユニットの一例の構成図である。

【図13】

PM値の計算式について説明する一例の図である。

【図14】

シングルモード時のACSユニットの一例の構成図である。

【図15】

デュアルモード時のPMの一例の構成図である。

【図16】

シングルモード時のPMの一例の構成図である。

【図17】

本発明のビタビ検出器の期待値設定について説明する一例の図である。

【図18】

期待値設定の一例のタイミング図である。

【図19】

基準クロック周波数の違いにより生じる波形干渉を説明する一例の図である。

【符号の説明】

1 光磁気ディスク装置

12 LD (Laser Diode) 駆動回路

16 LD (Laser Diode)

20, 22 ビームスプリッタ (BS)

24, 26 フォトダイオード (PD)

28 アンプ (AMP)

30 レンズ

32 光磁気ディスク

50, 52, 150 ビタビ検出器

54 接続回路

56, 60 ブランチメトリック計算ユニット (BM)

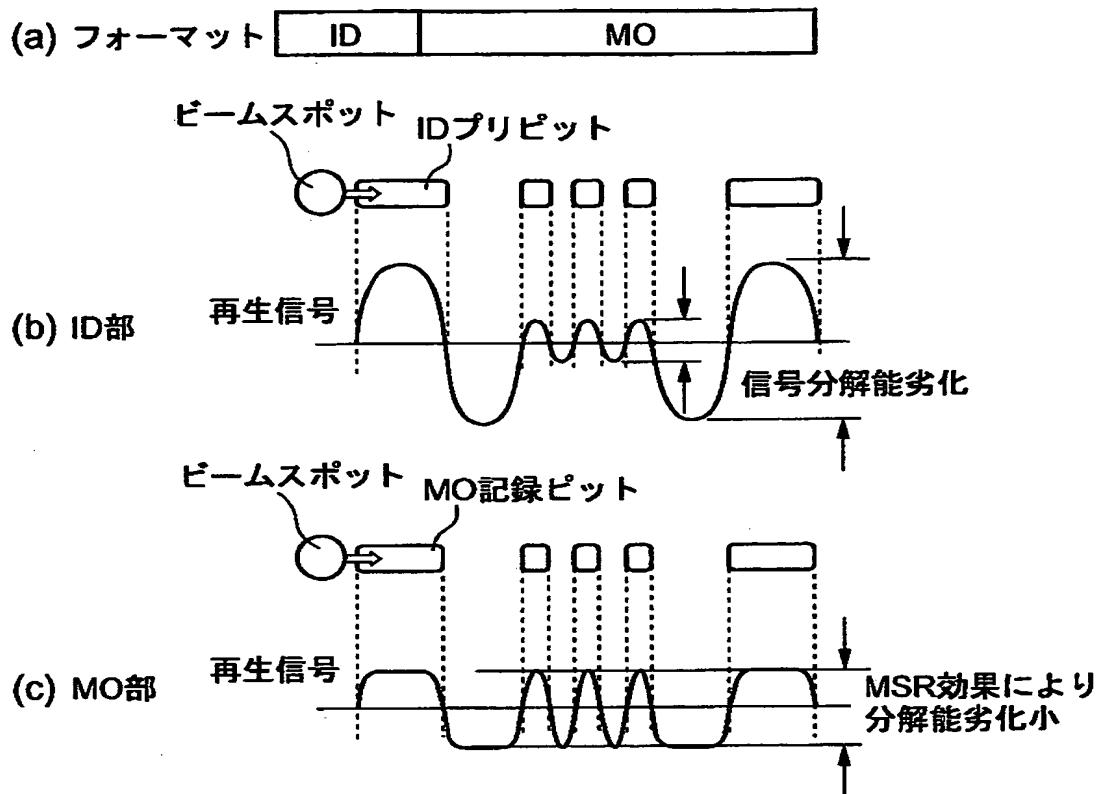
57, 61 ACSユニット

- 58, 62 パスマトリックメモリ (PMM)
- 59, 63 パスマモリ (PM)
- 64 マイクロプロセッサユニット (MPU)
- 110 アナログデジタル変換器 (ADC)
- 120 ディジタルイコライザ (EQ)
- 130 クロック生成回路
- 160~163 レジスタ
- 164, 165 MUX

【書類名】 図面

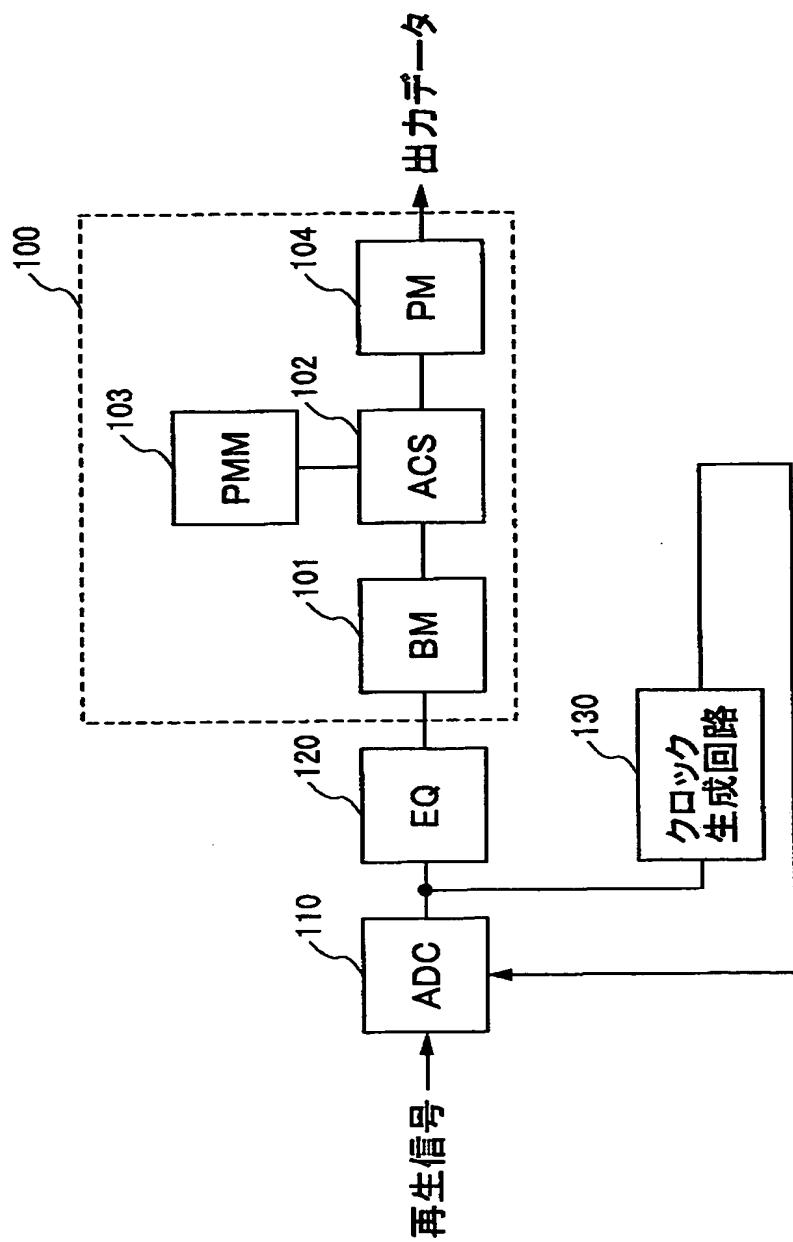
【図1】

光磁気ディスクの一例のフォーマット図

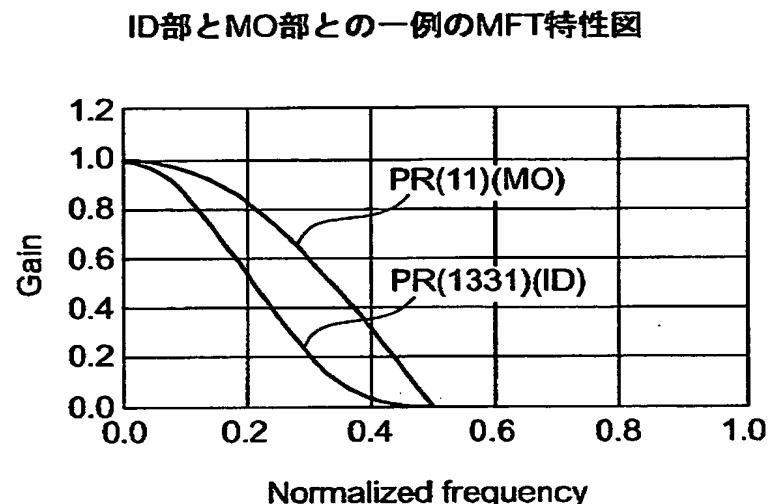


【図2】

データ再生システムの一例のブロック図

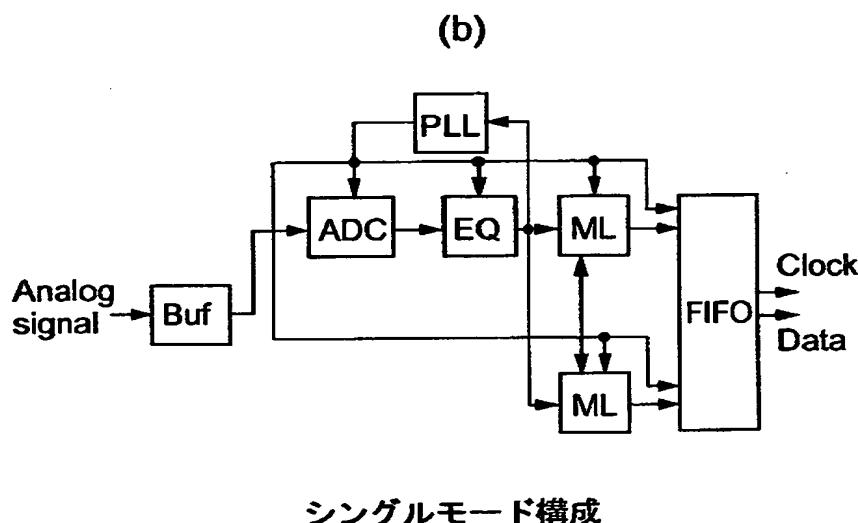
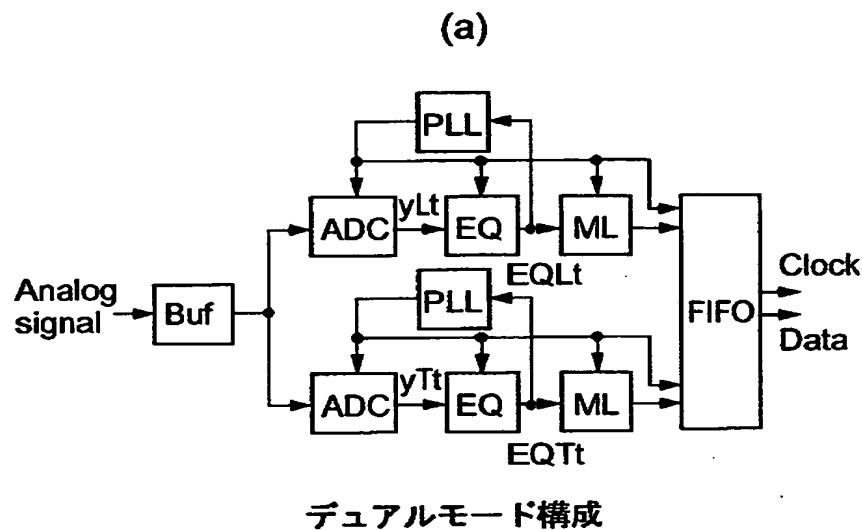


【図3】



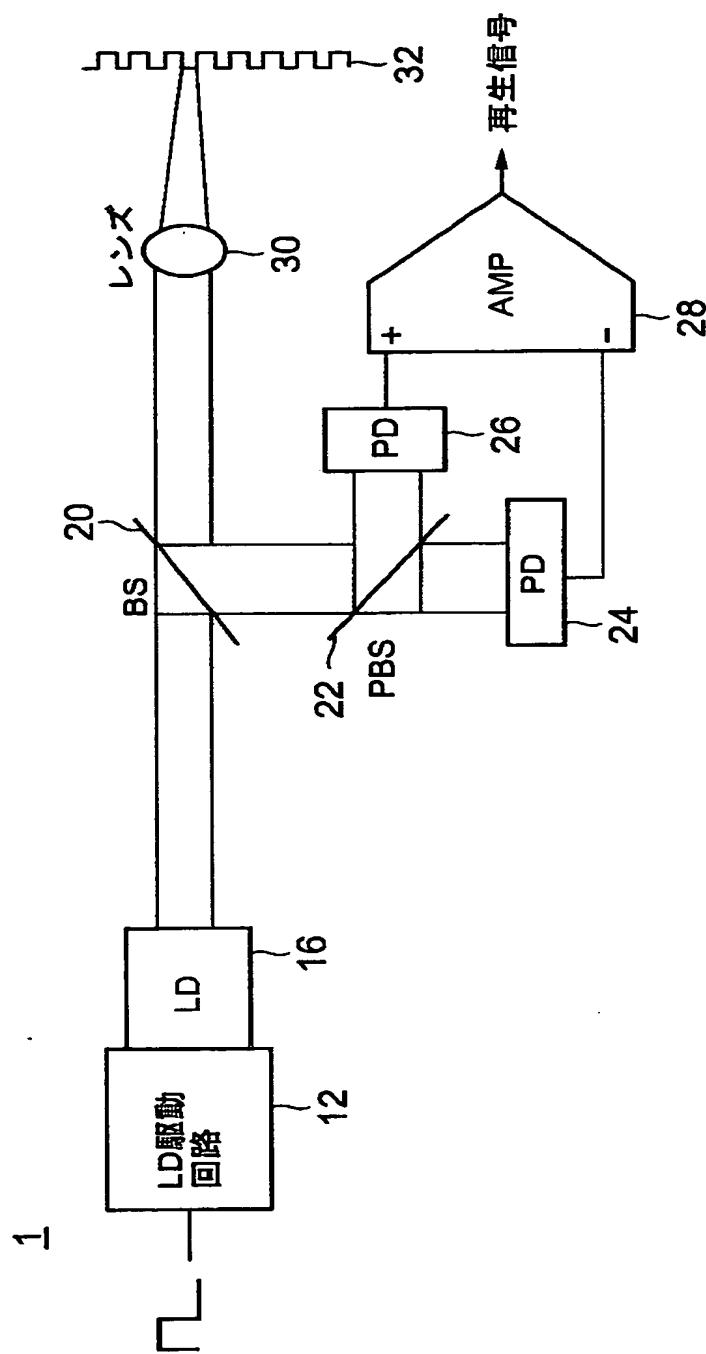
【図4】

データ再生システムの2つのモードについて説明する一例の図



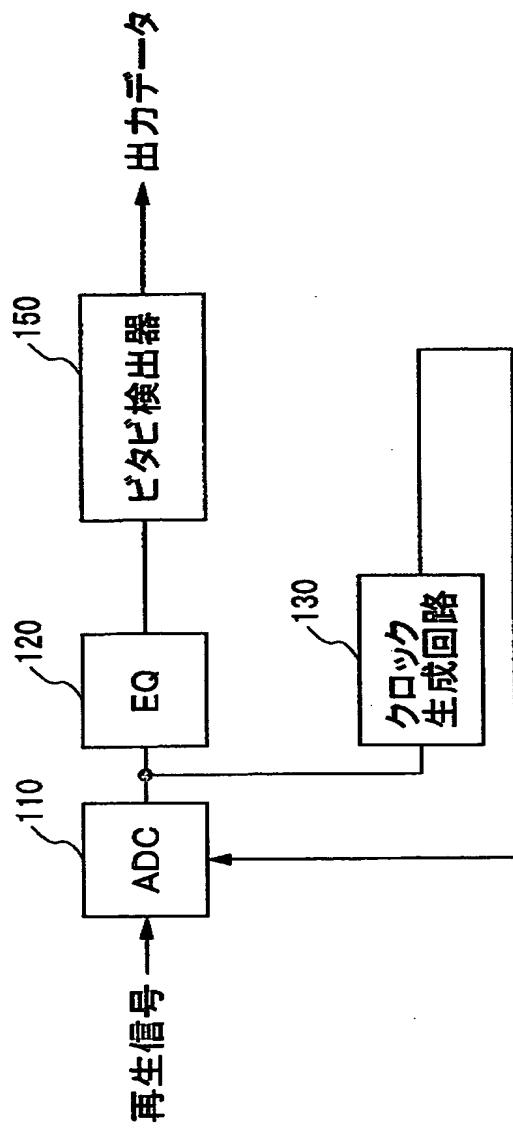
【図5】

本発明の実施の一形態に係る光磁気ディスク装置の光学系の構成例を示すブロック図



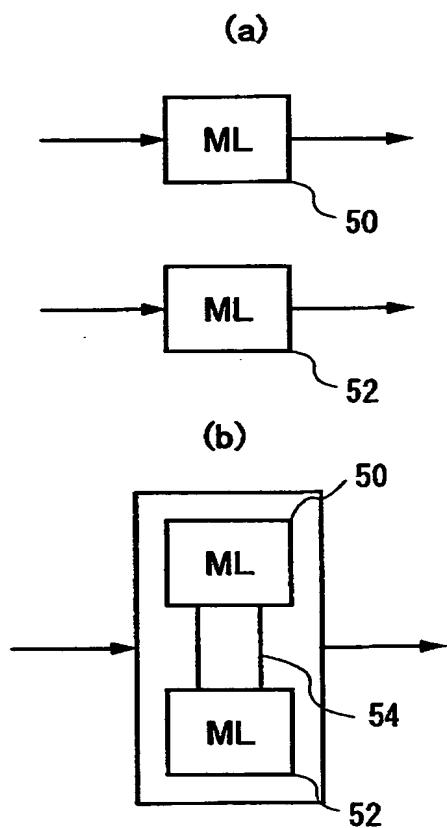
【図6】

本発明の実施の一形態に係る光磁気ディスク装置の
データ再生システムの構成例を示すブロック図



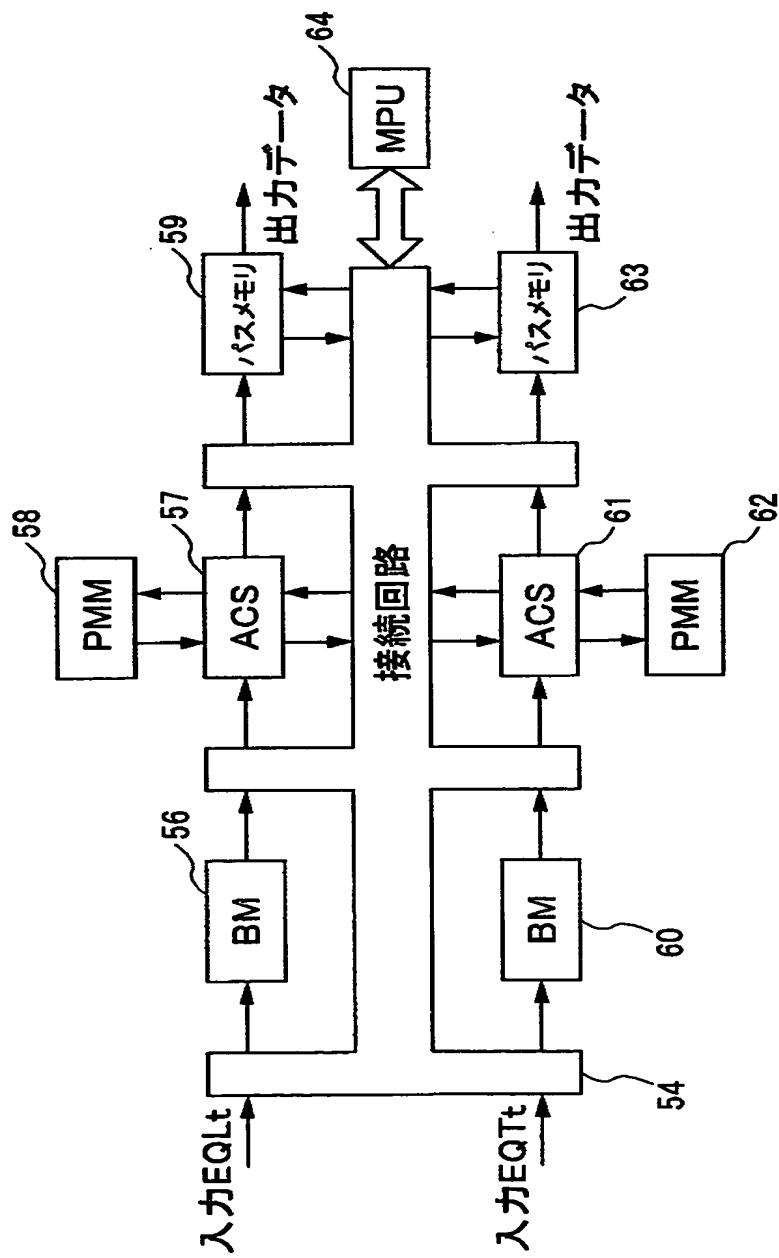
【図7】

本発明の2つのモードについて説明する一例の構成図



【図8】

本発明のピタビ検出器の一実施例の構成図



【図9】

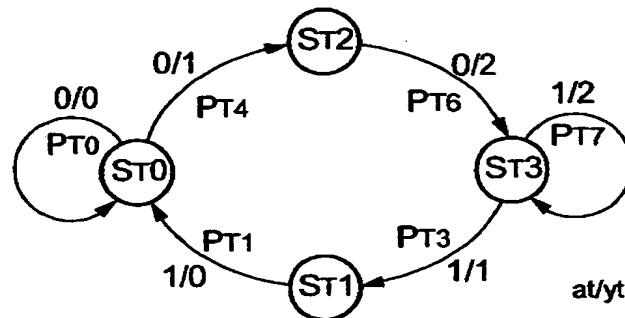
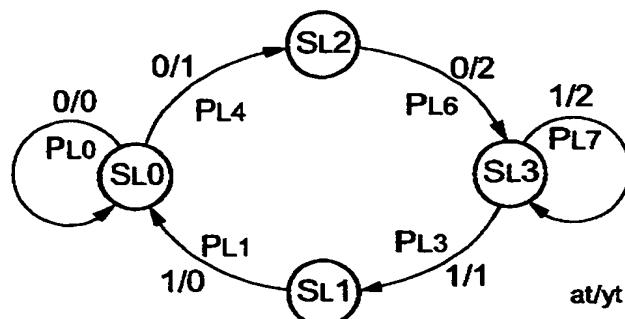
データの組み合わせ及び状態遷移を説明する一例の図

(A)		(B)	
PR(1,1,0,X)の場合		PR(1,3,3,1)の場合	
時刻	t-3 t-2 t-1 t	時刻	t-3 t-2 t-1 t
状態	SLO X 0 0 0	状態	SLO 0 0 0 0
SL1 X	1 0 0	SL1 0 1 0 0	SLO PL0=0
SE2 X	0 1 0	SE2 0 0 1 0	SE1 PL1=0
SL3 X	1 1 0	SL3 0 1 1 0	SL1 PL3=1
SLO X	0 0 1	SLO 0 0 0 1	SL2 PL4=1
ST1 X	1 0 1	ST1 0 1 0 1	ST2 PL5=2
SL2 X	0 1 1	SL2 0 0 1 1	SL3 PL6=3
SL3 X	1 1 1	SL3 0 1 1 1	ST3 PL7=4
STO X	0 0 0	STO 1 0 0 0	SLO PT0=0
ST1 X	1 0 0	ST1 1 1 0 0	STO PT1=0
ST2 X	0 1 0	ST2 1 0 1 0	ST1 PT2=1
ST3 X	1 1 0	ST3 1 1 1 0	ST1 PT3=2
STO X	0 0 1	STO 1 0 0 1	ST2 PT4=1
ST1 X	1 0 1	ST1 1 1 0 1	ST2 PT5=2
ST2 X	0 1 1	ST2 1 0 1 1	ST3 PT6=3
ST3 X	1 1 1	ST3 1 1 1 1	ST3 PT7=4
デュアルモード		シングルモード	

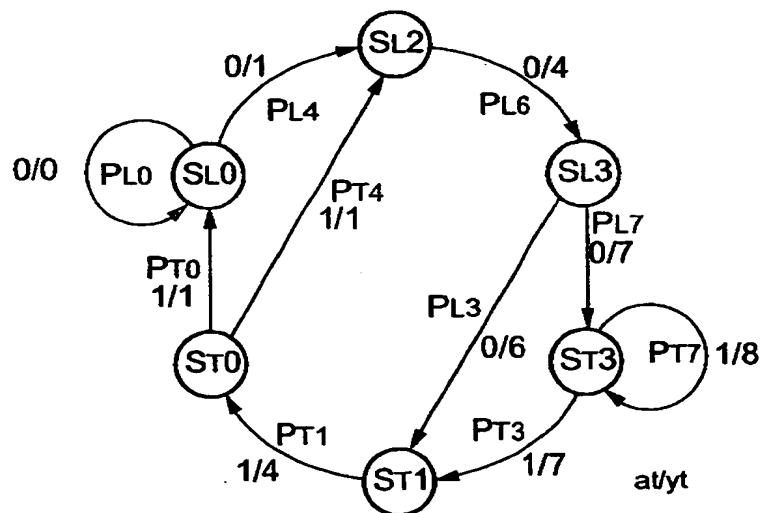
【図10】

図9の関係を表す一例の状態遷移図

(A)



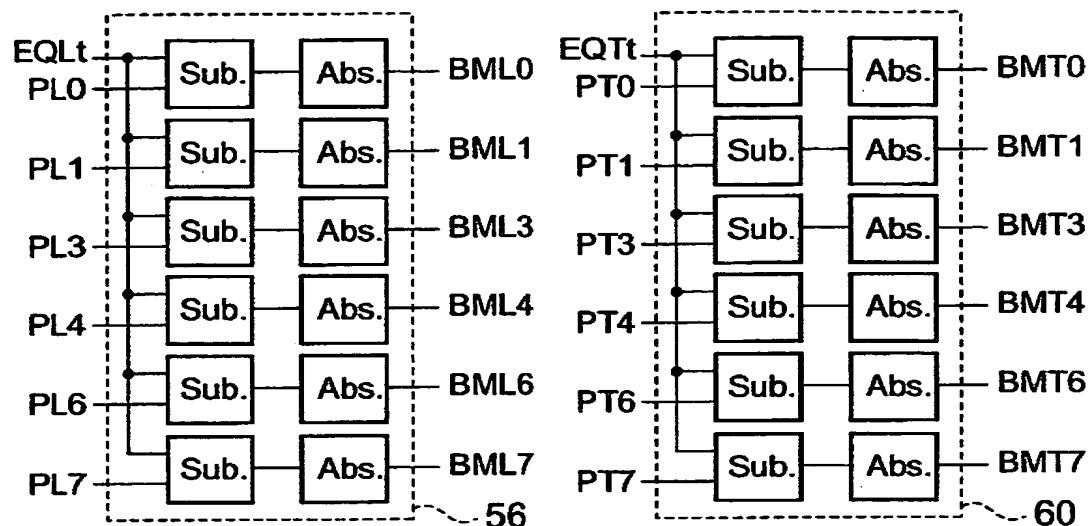
(B)



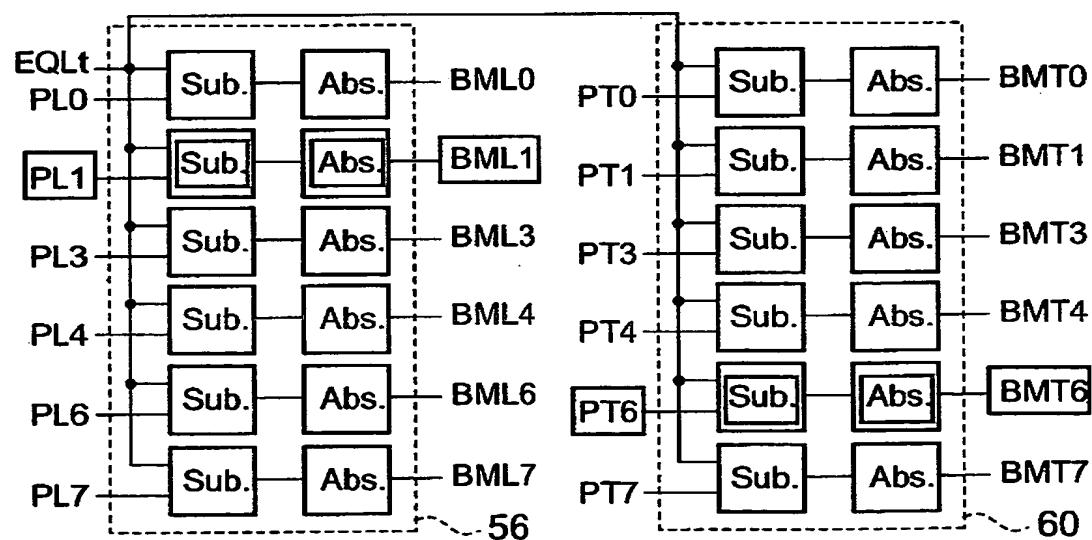
【図11】

BMの一例の構成図

(A)

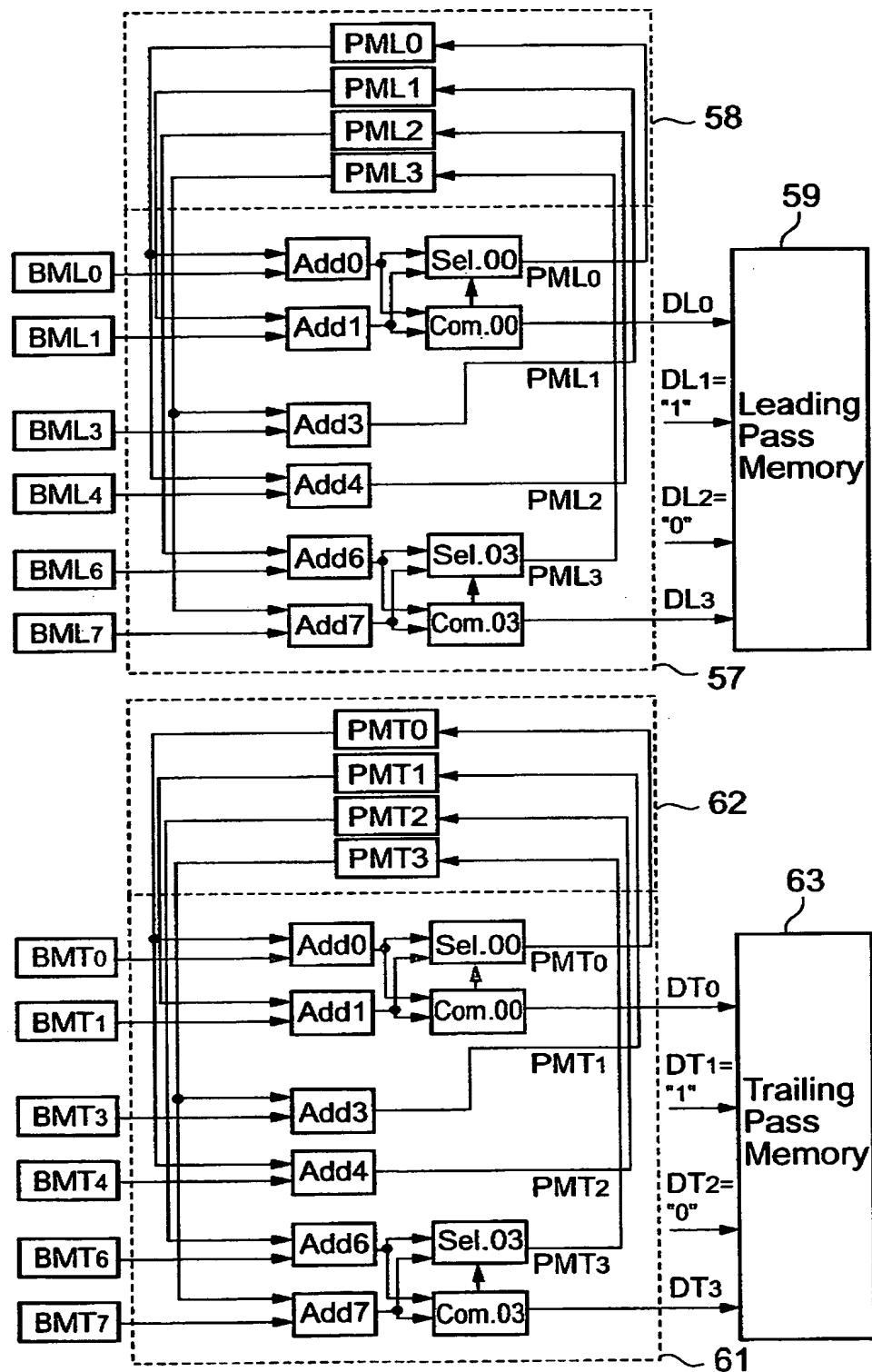


(B)



【図12】

デュアルモード時のACSユニットの一例の構成図



【図13】

PM値の計算式について説明する一例の図

(A)

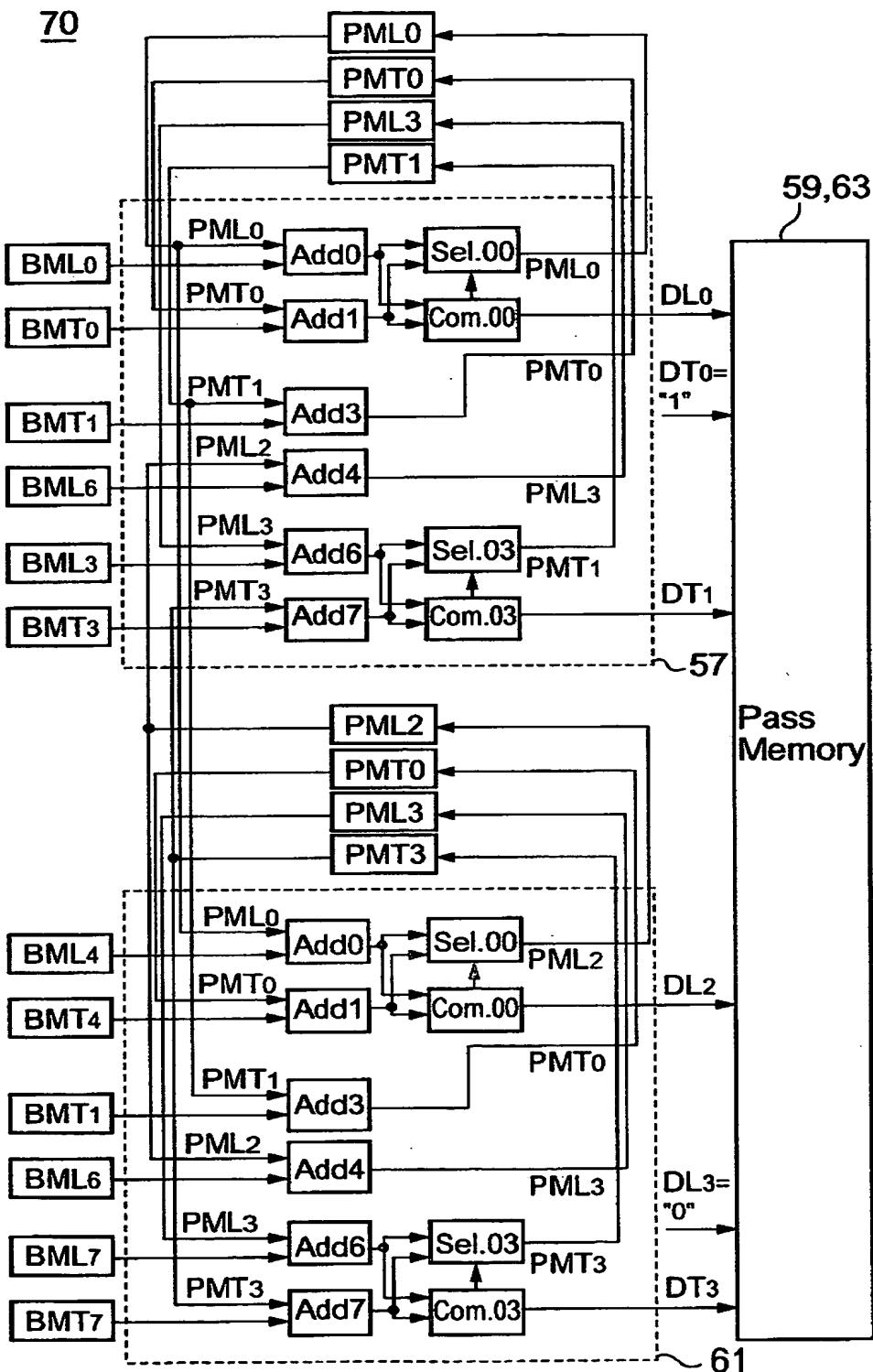
$PML(t, 0) = \min [PML(t-1, 0) + BML0, PML(t-1, 1) + BML1]$:DL0	
$PML(t, 1) =$	PML(t-1, 3) + BML3	:DL1
$PML(t, 2) =$	PML(t-1, 0) + BML4	:DL2
$PML(t, 3) = \min [PML(t-1, 2) + BML6, PML(t-1, 3) + BML7]$:DL3	
$PMT(t, 0) = \min [PMT(t-1, 0) + BMT0, PMT(t-1, 1) + BMT1]$:DT0	
$PMT(t, 1) =$	PMT(t-1, 3) + BMT3	:DT1
$PMT(t, 2) =$	PMT(t-1, 0) + BMT4	:DT2
$PMT(t, 3) = \min [PMT(t-1, 2) + BMT6, PMT(t-1, 3) + BMT7]$:DT3	

(B)

$PML(t, 0) = \min [PML(t-1, 0) + BML0, PMT(t-1, 0) + BMT0]$:DL0	
$PML(t, 2) = \min [PML(t-1, 0) + BML4, PMT(t-1, 0) + BMT4]$:DT0	
$PML(t, 3) =$	PML(t-1, 2) + BML6	:DT2
$PMT(t, 0) =$	PMT(t-1, 1) + BMT1	:DL1
$PMT(t, 1) = \min [PML(t-1, 3) + BML3, PMT(t-1, 3) + BMT3]$:DL3	
$PMT(t, 3) = \min [PML(t-1, 3) + BML7, PMT(t-1, 3) + BMT7]$:DT3	

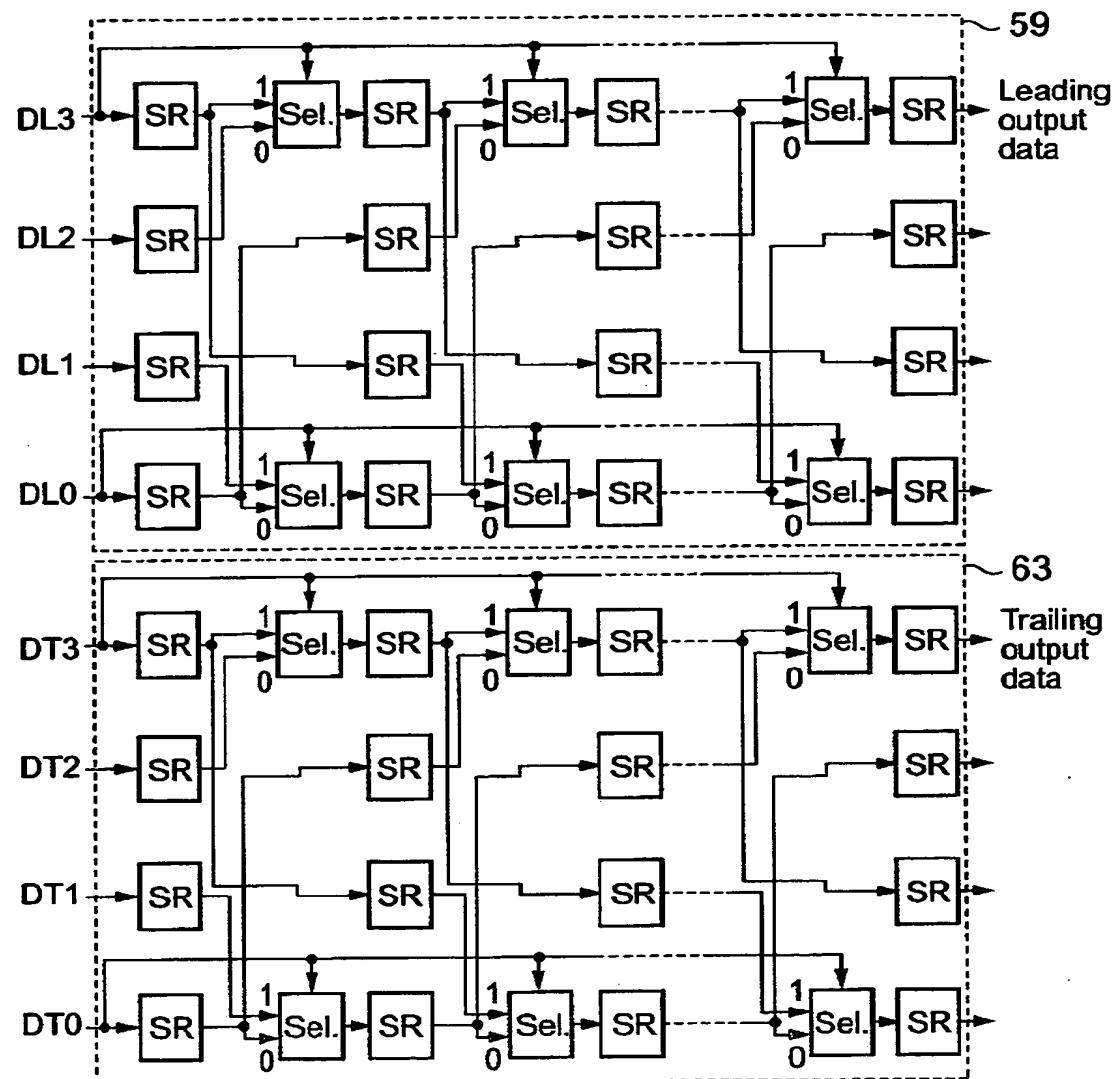
【図14】

シングルモード時のACSユニットの一例の構成図



【図15】

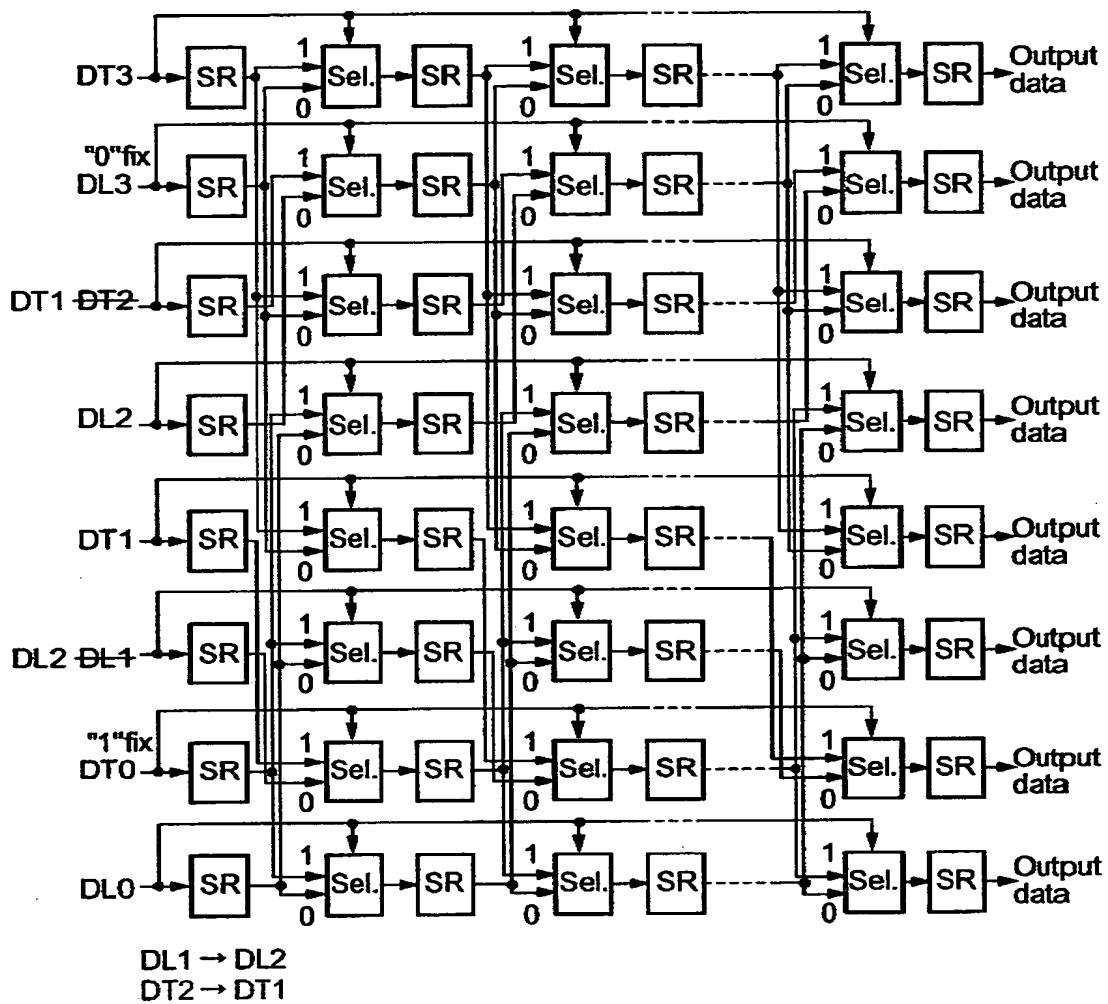
デュアルモード時のPMの一例の構成図



【図16】

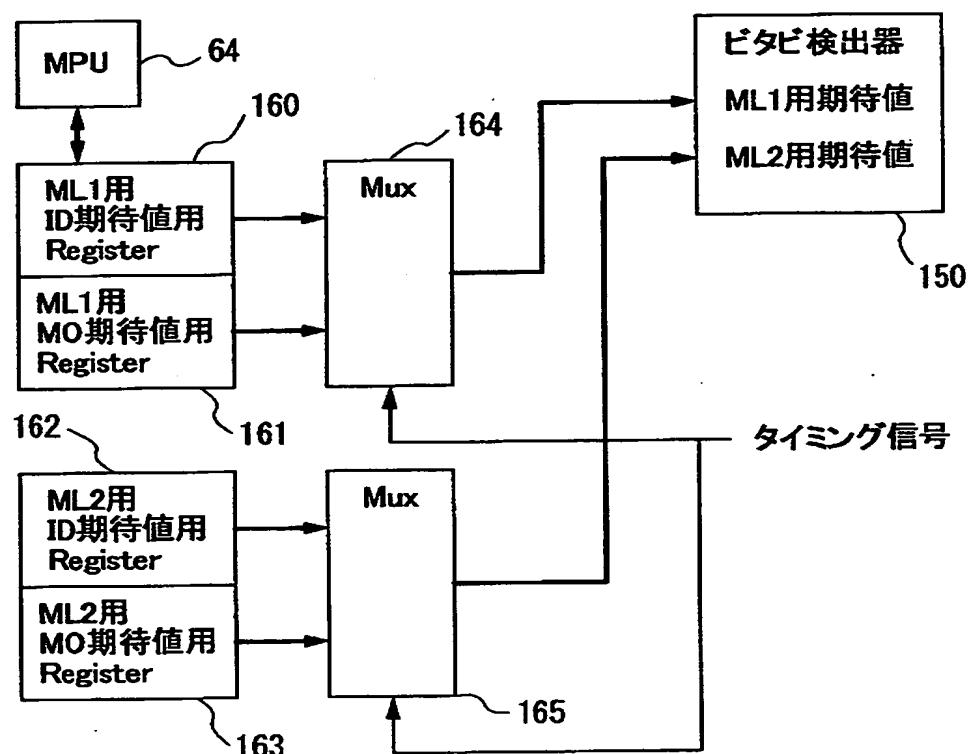
シングルモード時のPMの一例の構成図

70



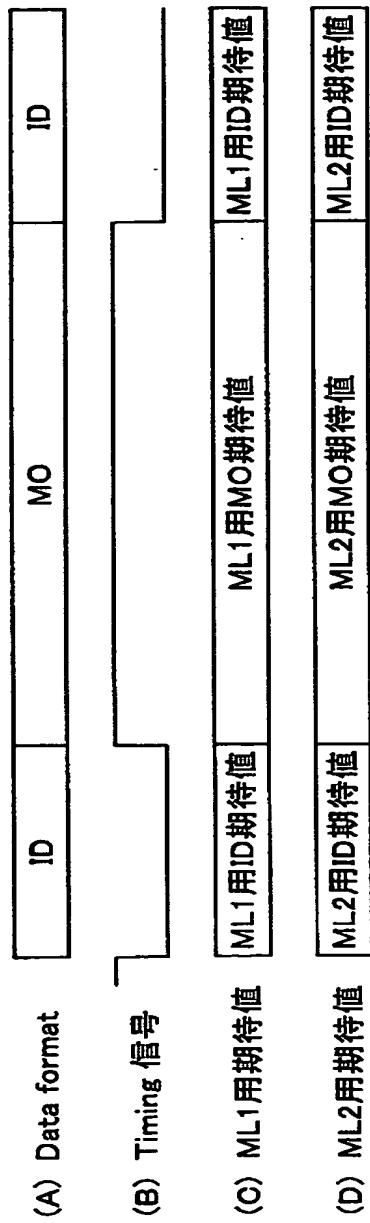
【図17】

本発明のビタビ検出器の期待値設定について説明する一例の図



【図 1 8】

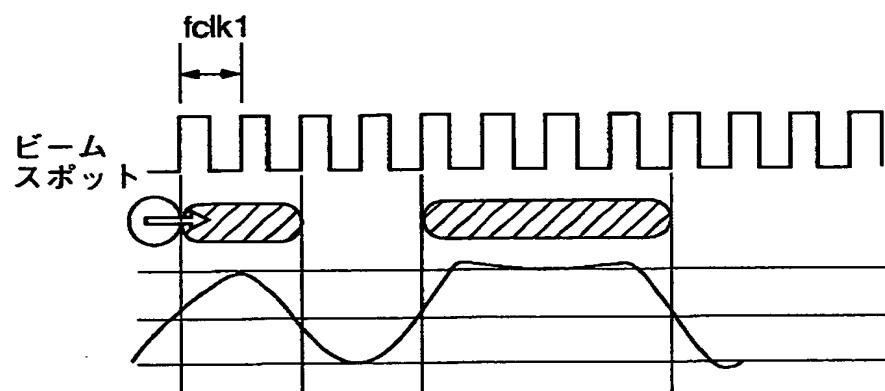
期待値設定の一例のタイミング図



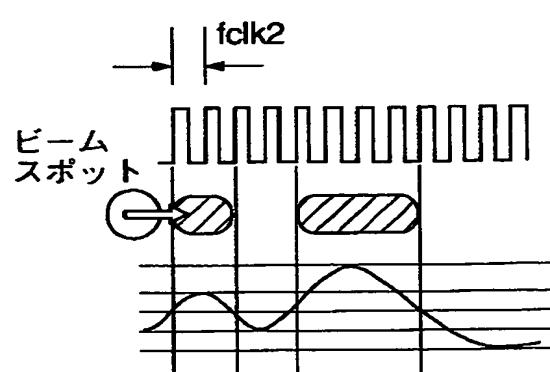
【図19】

基準クロック周波数の違いにより生じる
波形干渉を説明する一例の図

(A)



(B)



【書類名】 要約書

【要約】

【課題】 少ない回路規模で長い拘束長のパーシャルレスポンスと複数系統の短い拘束長のパーシャルレスポンスとに対応することが可能なデータ再生方法及び装置を提供することを目的とする。

【解決手段】 第1の拘束長のパーシャルレスポンスに対応する複数系統のビタビ検出手段56～59, 60～63と、複数系統のビタビ検出手段の間の接続又は切断を行ない、第1の拘束長と異なる第2の拘束長のパーシャルレスポンスに対応するビタビ検出手段を構成する接続手段54とを有することにより上記課題を解決する。

【選択図】 図8

出願人履歴情報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社

出願人履歴情報

識別番号 [592019877]

1. 変更年月日 1999年 9月22日
[変更理由] 住所変更
住 所 兵庫県加東郡社町佐保35番
氏 名 富士通周辺機株式会社